

Zuverlässigkeit & Performance bei minimalem Stromverbrauch mit Micron LP-DDR4

Sehr geehrte Damen und Herren,

Micron wird uns tiefe Einblicke in die aktuelle LP-DDR4 Technologie geben. Ursprünglich eine Technologie, die auf minimalem Stromverbrauch bei maximaler Performance optimiert wurde, bietet LP-DDR4 auch viele Funktionen wie z.B. Mechanismen gegen Row Hammer* um die Zuverlässigkeit zu erhöhen. Dies hat zur Verbreitung in den Embedded- und Automotive Markt geführt, für die Micron Produkte mit entsprechenden Eigenschaften (Temperaturbereich, Langzeitverfügbarkeit, PPAP, Qualität, etc.) anbietet.

* Row Hammer = Veränderung in benachbarten Reihen bei häufigen Schreiben

Sprecher

Gerhard Risse - Field Application Engineer bei Micron

Agenda

| | |
|-------------------|--|
| 10:00 Uhr | Begrüßung und Vorstellung |
| 10:05 Uhr | Überblick über den DRAM Markt DRAM Evolution LP-DDR4 & LP-DDR4X LP-DDR4 interface & layout LP-DDR4 basierte Systeme |
| 10:55 – 11:00 Uhr | Fragen und Antworten |

Folgende Aktionen sind während des Seminars geplant: Präsentation

Registrierung

Registrierungslink
[Hier registrieren](#)

Ansprechpartner:
Thomas Bäuerlein
Phone: 06102 5030 8190

Datum:
11.02.2021

Seminarort:
Online

Seminarsprache:
Deutsch

Workshop Voraussetzungen:
keine